

Japanese Publication for Unexamined Patent Application
No. 140889/1980 (Tokukaisho 55-140889)

A. Relevance of the Above-identified Document

This document has relevance to claims 1
through 37 of the present application.

B. Translation of the Relevant Passages of the Document

[CLAIMS]

[CLAIM 1]

A method for driving a liquid crystal matrix
display panel having signal lines and scanning lines
which are formed in a matrix pattern,

wherein:

..., and

a duration of an applied select voltage is varied
by pulse width modulation according to a tone level.

THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭55-140889

⑫ Int. Cl.³
G 09 G 3/36

識別記号

庁内整理番号
7250-5C

⑬ 公開 昭和55年(1980)11月4日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 液晶マトリクスディスプレイの駆動方法

⑮ 発明者 米田豊

⑯ 特 願 昭55-40321

⑰ 出 願 昭49(1974)3月1日

⑱ 特 願 昭49-23355の分割

⑲ 発明者 川上英昭

日立市幸町3丁目1番1号株式
会社日立製作所日立研究所内日立市幸町3丁目1番1号株式
会社日立製作所日立研究所内⑳ 出 願 人 株式会社日立製作所
東京都千代田区丸の内1丁目5
番1号

㉑ 代 理 人 弁理士 高橋明夫

明 細 書

発明の名称 液晶マトリクスディスプレイの駆
動方法

特許請求の範囲

1. 区画線と走査線がマトリクス状に形成された
液晶マトリクスディスプレイパネルを駆動する
方法であつて、前記信号線に加えられる印加電
圧を、画素を駆動するための駆動電圧と、クロ
ック電圧を平均化するためのバイアス電圧
とし、前記電圧の印加される期間の巾を、前
記レベルに応じたパルス幅変調を行なうことに
よつて変更するようにしたこととを特徴とする液
晶マトリクスディスプレイの駆動方法。

発明の効果を説明

本発明は、液晶マトリクスディスプレイの駆動
方法に関し、特に画調表示を行なう駆動を駆動
方法に関する。

本発明の説明の前に、まず従来技術を簡単に説
明する。液晶マトリクスディスプレイでは、一般
に図1図2のような液晶パネルが用いられる。

(1)

すなわち、二枚のガラス板1の上板と下板の間に
スペーサ3によつて数10μmのギャップを設け、
そこに液晶4を注入して液晶の薄い層を形成して
いる。

二枚のガラス板の間には、電極2を設け上板の
電極には透光性導電膜を用い、下板の電極には用
途によつて透光性導電膜、または金属膜を用いて
いる。

また別入する液晶は、ネマチック液晶であり、
表示の原理は動的散乱モード(DSM)と電昇
散乱モード(FSM)がある。

DSMでは電圧を印加しないときは透明であ
るが、或る一定値以上の電圧を印加すると、白濁
して不透明になり、目に見えるようになる。

このような目に見える状態を以下、点灯状態と
表現する。一方FSMでは、液晶の分子配列によ
つて光の偏光特性あるいは透光性があり、分子配
列が電界の強さによつて制御できる性質を利用す
るもので、色選択性の表示あるいは白黒表示に利
用できる。液晶マトリクスディスプレイでは上板

(2)

と下図の電圧を発生させて、XYマトリクス電極を形成し、電界を加える電圧を選択してその電極の成膜の厚み方向に電界を加えて、先の表示原理により、文字、画像などを表示している。

液晶マトリクスディスプレイの基本構成は図2に示すごとく、液晶パネル、行駆動回路Aおよび列駆動回路Aからなっている。

図3例は、液晶表示に用いる従来の駆動波形の一例を示すもので、行電圧(Xライン)に印加される電圧 V_x および列電圧(Yライン)に印加される電圧 V_y および行、列電圧の交点における電圧 V_{xy} を示している。

図3例において選択状態とは、XラインおよびYラインを同時に選択した状態であり、非選択状態とは、XラインあるいはYラインのいずれか一方だけを選択した状態であり、非選択状態とはXラインおよびYラインのどちらも選択しない状態である。非選択状態、非選択状態はクロストークが生ずる状態である。

液晶マトリクスディスプレイでは、液晶が受万

(3)

ン)に与えられる印加電圧を、液晶を点灯するための選択電圧と、クロストーク電圧を平均化するためのバイアス電圧とし、選択電圧の印加される期間の幅をパルス幅変調により変えて、クロストーク電圧を平均化しながら液晶の発光電圧を任意に与えるようにしていることである。

図4例は、本発明による駆動波形の一例を示すもので、クロストーク電圧を $\frac{1}{2}V_0$ (ただし $V_0 > 3$)に平均化しつつ暗調表示を行なわせるようにしたものである。

ここで V_0 は、クロストーク電圧によつて液晶(液晶)が点灯しないように選ばれた駆動電圧の最大値で、液晶が点灯しない値を V_0 とすると $V_0 < \frac{1}{2}V_0 \sqrt{1 + \frac{V_0^2 - 1}{N}}$ と表される。つまり、図4例の波形はXライン(以後光量線と称す)に加える信号電圧 V_x は、選択時に V_0 あるいは $0V$ 、非選択時に $\frac{1}{2}V_0$ あるいは $(1 - \frac{1}{2})V_0$ に設定している。

一方垂直線に与えるYライン(以後信号線と称す)に、搬送するパルス幅変調した信号 V_y を

(4)

特開55-148889(2)

同位であるために漏れ電流が流れ、クロストークが生ずるため駆動波形を工夫して、このクロストークによる不都合を防止している。クロストークの問題を解消する一般的な方法として、選択電圧以外の電圧に印加される電圧を平均化する電圧平均化部である。図3例の駆動波形は、交流駆動電圧平均化部であり、非選択状態、非選択状態の印加電圧(クロストーク電圧)を選択状態の $1/3$ に平均化してクロストークによる不都合を防いでいる。

ところで、暗調表示を行なわせるためには、液晶に印加される発光電圧を減らす必要があるが、図3例の駆動波形において、選択時のパルス幅変調はパルス幅を変えようとすると、クロストーク電圧が平均化されず、不都合が生じ、結局、暗調表示ができないのが実情であった。

(本発明の目的は、液晶マトリクスディスプレイにおいて暗調表示の可能な駆動方法を提挙することである。

本発明の要旨とするところは、信号線(Yライ

(4)

加えている。

つまり、信号 V_y は、液晶を点灯するための選択電圧が印加される期間 T_0 と、クロストーク電圧を平均化するためのバイアス電圧が印加される期間 T_1 からなり、 T_0 期間には 0 と V_0 、 T_1 期間には $\frac{2}{3}V_0$ と $(1 - \frac{2}{3})V_0$ が印加されるようになっている。

このようにすれば液晶に印加される信号電圧 $(V_x - V_y)$ は、非選択時の電圧を $\pm \frac{1}{2}V_0$ に選り、選択時には T_0 期間のとき V_0 、 T_1 期間のとき $\pm(1 - \frac{2}{3})V_0$ となり、 T_0 期間を可変することにより液晶に印加される発光電圧が変わる。

したがって、図4例の駆動波形によれば、非選択時の発光電圧を一定に保ち、選択時の発光電圧だけを可変して暗調表示が実現できる。

図5例は図4例の駆動波形を $N=3$ として具体化したものである。図4例におけるバイアス電圧 $\frac{2}{3}V_0$ 、 $(1 - \frac{2}{3})V_0$ はそれぞれ $\frac{2}{3}V_0$ 、 $-\frac{1}{3}V_0$ となり、クロストーク電圧は $\frac{1}{2}V_0$ に平均化され、 T_0 期間を可変することによつて選択時に印加され

(5)

る出力電圧が制御され、階調表示が実現できる。

第6図は第5図の駆動波形を得るための駆動回路の一例を示すもので、第4図において、 Q_1 、 Q_2 、 Q_3 はスイフトラングトランジスタ、 R_1 、 $2R_1$ 、 $4R_1$ は抵抗、 M はインバータ、 9 、 10 、 11 はノブゲート、 A はアドレス、 C はクロックである。アドレス A 、クロック C に対するスイフトラングトランジスタ $Q_1 \sim Q_3$ のオン・オフ状態および出力電圧の関係は第1表の通りである。

第 1 表

アドレス A	クロック C	オントラングスタ	出力
0	0	Q_1	$\frac{2}{3}V_0$
0	1	Q_2	$\frac{1}{3}V_0$
1	0	Q_3	0
1	1	なし	V_0

第1表から明らかになると、アドレス A 、クロック C の組合せにより任意の出力電圧 $\frac{2}{3}V_0$ 、 $\frac{1}{3}V_0$ 、 0 、 V_0 が得られるものである。

(7)

波形は例えば $V_{x1} \sim V_{x2}$ 、あるいは $V_{y1} \sim V_{y2}$ のようになり、これは第9図の縦線で示す画素の印加電圧である。

$V_{x1} \sim V_{x2}$ と $V_{y1} \sim V_{y2}$ を比較すると非選択時には $\pm \frac{1}{3}V_0$ を示し、実効電圧としては等しい。選択時には、 $\pm V_0$ のパルス巾が階調レベルに応じて長なり、 $V_{x1} \sim V_{x2}$ の階調レベルは1、 $V_{y1} \sim V_{y2}$ の階調レベルは2のため、 $V_{x1} \sim V_{x2}$ の場合より $V_{y1} \sim V_{y2}$ のパルス巾の方が広い。

ところで、選択電圧が印加される期間 T との関係 $m = \frac{T_w}{T+T_w}$ をバタメータとし、且つクロストーク電圧を $\frac{1}{2}V_0$ 、走査線数を N としたとき、表示素の実効電圧 v を求めると次式の様になる。(詳細説明は省略する。)

$$v = \frac{1}{2}V_0 \cdot \sqrt{1 + \frac{(N-1)(4m+3)}{N}} \quad (8)$$

(8)式において、 m を大きくすると表示点に加わる実効電圧 v も大きくなる。

一方、画素の駆動特性は実効電圧に依存し、 C の位置はDSMおよびDEMの両方に見られる特

(8)

特開55-140889(3)

第6図の駆動回路を用いてクロックとアドレスの組合せにより信号 V_1 、 V_2 はそれぞれ波7波、第9図のようになる。

第8図はパルス幅変調の信号を画素に与えているが、第6図の駆動回路を用いれば、アドレス信号のパルス巾 T_w を画素信号によつて制御するだけで階調表示ができる。

第9図は本発明の一例の駆動回路を示し、第10図は第9図の動作説明用波形図である。

第9図では3×3のマトリクスディスプレイ12を、各画素の数字で示す階調レベル1、2、3に階調表示しようとするものである。

本発明の駆動回路13および信号線駆動回路14では例えば第6図に示す駆動回路が用いられる。走査方式は、逐行走査方式であり、 X_1 、 X_2 、 X_3 の順に、順次走査される。

この動作を時間軸に対して示すと第10図のごとくなる。信号線のアドレス信号 $A_{Y1} \sim A_{Y3}$ にはパルス幅変調回路15の出力が印加される。第10図において、実際に画素に印加される電圧

(9)

値である。

したがって第9図の構成をとり、パルス巾変調によつて階調表示を行うことができる。

(11)式において、第9図の駆動波形とし、第9図の係数とすれば、 $m=3$ 、 $N=3$ となり、実効電圧 v は他式で表わされる。

$$v = \frac{1}{2}V_0 \cdot \sqrt{1 + \frac{8}{3}m} \quad (10)$$

m は0≤ m ≤1であり、 m を定めることにより階調表示が可能となる。

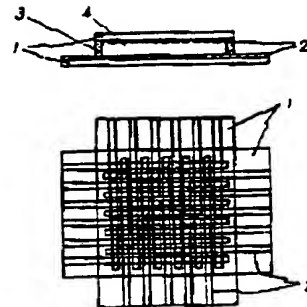
またこの m を定めることは、第9図においては、単に信号線のアドレス A_{Y1} のパルス巾 T_w を定めることであり、簡便にして階調表示が可能となる。このように本発明は、信号線に与えられる印加電圧を、画素を点灯するための選択電圧と、クロストーク電圧を平均化するためのバイアス電圧とし、選択電圧の印加される期間の巾を階調レベルに応じたパルス幅変調を行なつて定めるようにしているから、クロストーク電圧を平均化しながら画素の実効電圧を任意に定めることができ、画素マト

(10)

(10)

特開55-140889(4)

第1図



リタスディスプレイの駆動表示が可能となる。

図面の簡単な説明

第1図は一般的な液晶パネルを説明する為の概略図、第2図は一般的多重品リタスディスプレイの基本構成図、第3図は従来の駆動回路の一例を示す図、第4図は本発明による駆動回路の一例を示す図、第5図は本発明による駆動回路の一例を示す図、第6図は第5図の駆動回路を得るための駆動回路の一例図、第7図、第8図はそれぞれ第6図の二つの信号波形を示す図、第9図は本発明の一実施例の概略図、第10図は第9図の動作説明図である。

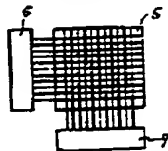
1…ガラス板、2…電極、3…スペーサ、4…光源、5…液晶パネル、6…行駆動回路、7…列駆動回路、 V_x …一定電圧印加電圧、 V_y …信号印加電圧、8…インバータ、9…11…ノアゲート、13…パルス印加回路。

代理人 舟橋士 島田明夫

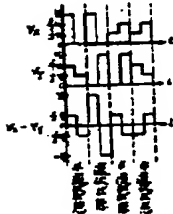


(11)

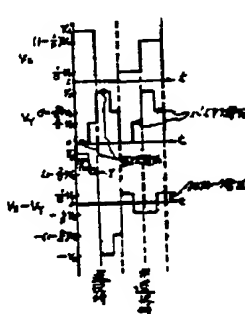
第2図



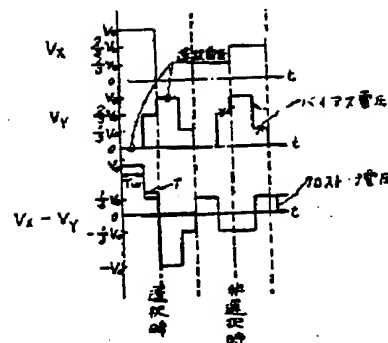
第3図



第4図

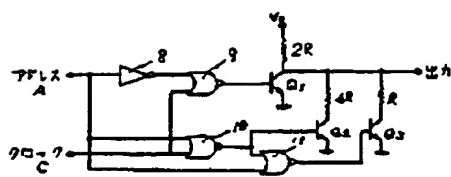


第5図

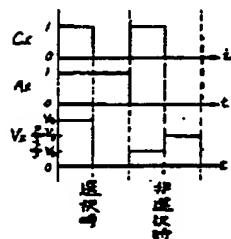


H0055-140889(5)

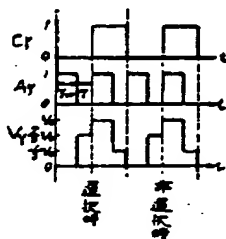
第 6 図



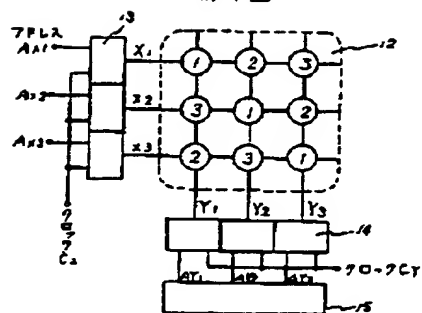
第 7 図



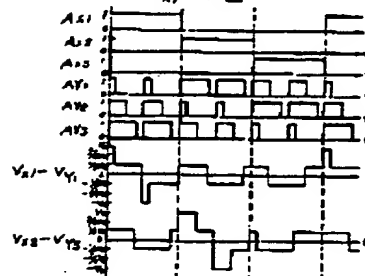
第 8 図



第 9 図



第 10 図



THIS PAGE BLANK (USPTO)